

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: **1020000031138**
 (43)Date of publication of application: **05.06.2000** **A**

(21)Application number: **1019980047013**
 (22)Date of filing: **03.11.1998**

(71)Applicant: **KOREA ELECTRONICS
&
TELECOMMUNICATIONS
RESEARCH INSTITUTE**
 (72)Inventor: **HAM, YEONG GWON
HWANG, TAE WON
KIM, CHANG JU**

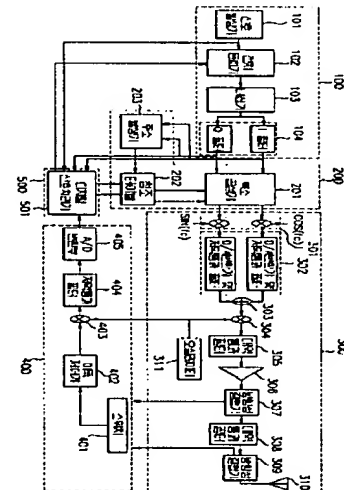
(51)Int. Cl **H04N 5/04**

(54) PRE-COMPENSATOR OF TRANSMISSION SYSTEM INCLUDING LINEAR DISTORTION AND NONLINEAR DISTORTION AND METHOD FOR ESTIMATING DELAY BETWEEN TRANSMISSION SIGNAL AND FEEDBACK SIGNAL AND PHASE DIFFERENCE BETWEEN THERE

(57) Abstract:

PURPOSE: A technique for compensating distortions in a transmitter for a broadcasting system and radio communication is provided to effectively compensate distortions in a transmission system where a linear and nonlinear distortion are mixed, and correctly estimate time delay between a transmission signal and feedback signal and phase difference therebetween by way of software.

CONSTITUTION: A transmission signal input unit(100) compensates signal from a transmission system via a pre-equalizer(102). A pre-distortion unit(200) compensates a nonlinear distortion of the input signal of the transmission signal input unit(100). A transmission unit(300) converts the output signal of the pre-distortion unit(200) to an analog signal before filtering the analog signal, and then amplifies the filtered signal prior to sending it via an antenna(310). A signal processing unit(400) converts the signal from the transmission unit(300) to a signal for a distortion coefficient and equalization filter coefficient. A coefficient generator(500) controls the pre-distortion unit(200) and pre-equalizer(102) based on the distortion coefficient from the pre-distortion unit(200) and the equalization filter coefficient from the pre-equalizer(102).



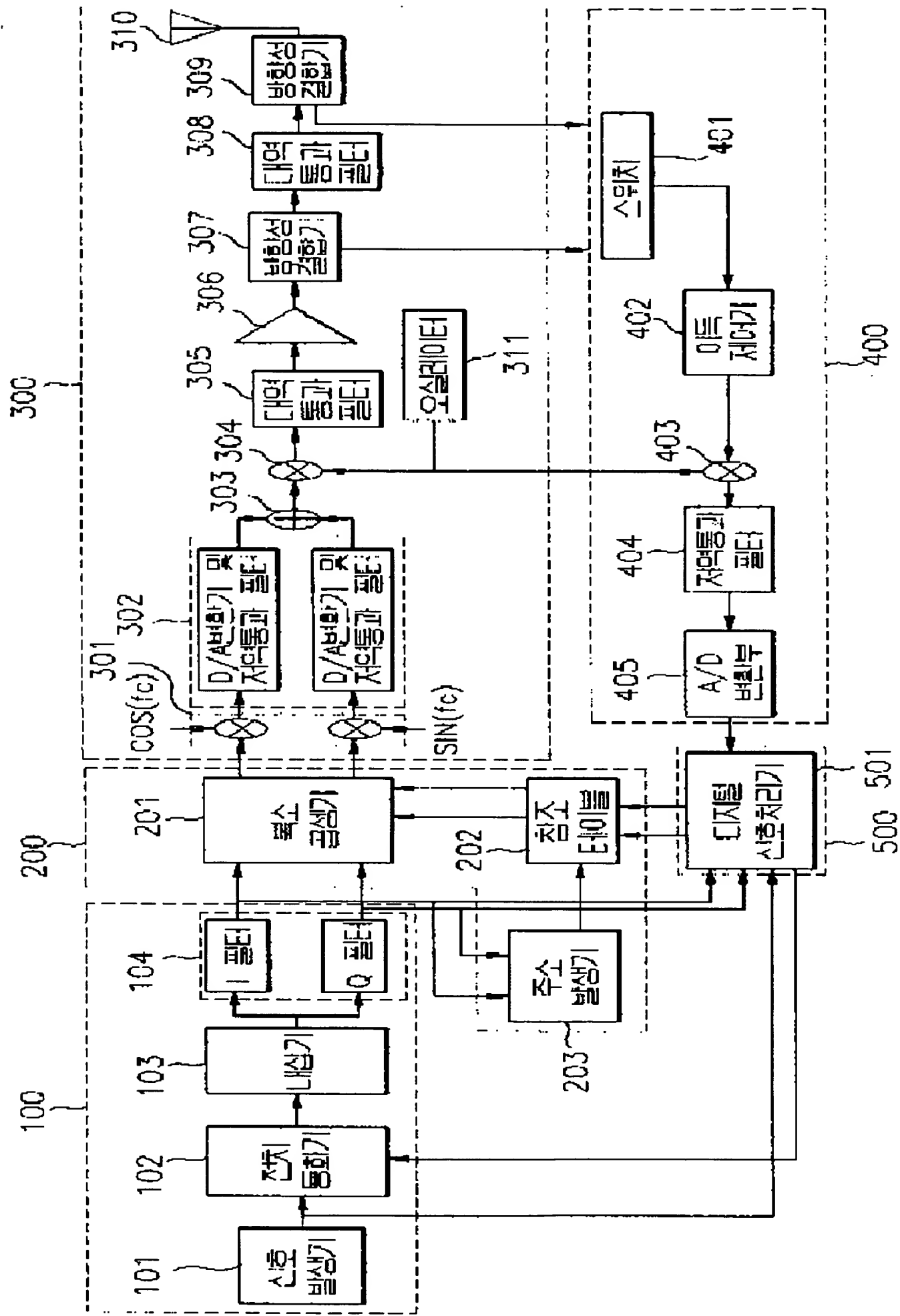
COPYRIGHT 2000 KIPO

Legal Status

Date of final disposal of an application (20010220)

Patent registration number (1002969820000)

Date of registration (20010516)



(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) Int. Cl.⁸ (11) 공개번호 특2000-0031138
H04N 5/04 (43) 공개일자 2000년06월05일

(21) 출원번호 10-1998-0047013
(22) 출원일자 1998년11월03일
(71) 출원인 한국전자통신연구원 정선중
대전광역시 유성구 가정동 161번지
(72) 발명자 황태원
대전광역시 유성구 송강동 청솔아파트 513동 803호
김창주
대전광역시 유성구 전만동 엑스포아파트 105동 1502호
함영권
대전광역시 유성구 어은동 99한빛아파트 133동 101호
(74) 대리인 김명성, 이화익

심사청구 : 있음

(54) 전형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 전치보상기 및 송신신호와 개환신호간의 지연과 위상차이 추정방법

요약

본 발명은 전형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 전치보상기 및 송신신호와 개환신호간의 지연과 위상차이 추정방법에 관한 것으로서, 입력된 신호의 비선형 왜곡을 위한 전치왜곡부, 전치왜곡부의 출력신호를 아날로그 신호로 변환하여 필터링시킨 후 증폭하여 그 신호를 안테나를 통해 송신하는 송신부, 송신신호를 프로그램으로 스위칭 및 개환시켜 왜곡계수 및 동화 필터계수를 구하기 위한 신호로 변환하는 신호선택 처리부, 개환된 신호와 상기 송신신호간의 지연 및 위상차이에 의거하여 상기 전치왜곡부의 왜곡계수 및 전치동화기의 동화 필터계수를 구하여 상기 전치왜곡부 및 전치동화기를 제어하는 신호왜곡보상부로 구성되어, 동시에 존재하는 전형 왜곡과 비선형 왜곡을 보상함으로써, 전형 왜곡 및 비선형 왜곡이 혼재된 전송시스템의 왜곡을 효과적으로 보상할 수 있으며, 정확한 타이밍동기 및 위상동기를 구하기 위해 소프트웨어로 전파지연 및 위상차이를 효과적으로 추정할 수 있으므로 시스템의 복잡도 및 경제성을 크게 제고할 수 있다.

도면도

도 1

도면서

도면의 간단한 설명

도 1은 본 발명이 적용되는 전송시스템의 블록 구성도,
도 2는 본 발명에 따른 송신신호와 개환신호간의 지연 및 위상차이 추정 블록 구성도,
도 3a 내지 도 3b는 본 발명에 따른 전치동화기의 필터계수 및 전치왜곡기의 참조테이블(LUT) 계수 계산 흐름도.

*도면의 주요부분에 대한 부호의 설명

100 송신신호 입력부 101 신호발생기
102 전치동화기 103 내삽기
104 VSB 필터 200 전치왜곡부
201 복소곱셈기 202 참조테이블(Look-Up Table, LUT)
203 주소 발생기 300 송신부
301 혼합기 302 D/A 변환기 및 지역통과 필터
303 가산기 304 혼합기
305 대역통과 필터 306 전력증폭기
307, 309 방향성결합기 308 대역통과 필터

310	안테나	311	오실레이터
400	신호선택 처리부	401	스위치
402	아드 제어기	403	혼합기
404	저역통과 필터	405	A/D 변환부
500	신호왜곡 보상계수 발생부	501	디지털 신호처리기

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 선형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 전치보상기 구성 및 송신신호와 왜곡신호간의 지연과 위상차이 추정방법에 관한 것이다.

본 발명이 속하는 기술분야는 방송 및 무선통신 송신기에서 비선형 왜곡 및 선형 왜곡에 의하여 일어나는 스펙트럼 왜곡, 심볼 간 간섭 등의 문제에 대처하는 왜곡 보상기술이다.

왜곡 보상 기술분야로 대표적인 대책기술로는 비선형 왜곡에 대해서는 전력 앰프 앞에 전치왜곡기를 두어 증폭기에서 왜곡이 되는 것만큼 미리 왜곡시켜 상쇄되는 효과를 갖게 함으로써 전체적으로 볼 때 왜곡이 없는 것으로 만들어 버린다.

또한 선형 왜곡에 대해서는 전치동화기를 사용하여 선형 왜곡이 되는 것만큼 미리 전치동화시켜 상쇄되는 효과를 갖게 함으로써 전체적으로 볼 때 왜곡이 없는 것으로 만들어 버린다.

그러나 기존에는 선형 왜곡 아니면 비선형 왜곡 어느 하나만이 시스템에 심각하게 존재할 때의 대책방법을 생각해 왔다.

또한, 송신데이터와 송신기를 거쳐 왜곡된 신호를 비교하여 보상계수를 구하기 위해서는 먼저 송신신호와 왜곡신호간의 지연 및 위상차이를 알아야 한다.

이러한 추정을 기존에는 하드웨어로 이루어져 있어 시스템이 복잡한 문제점이 있었다.

발명이 이루고자하는 기술적 과제

상기 문제점을 해결하기 위해 본 발명은 선형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 왜곡을 보상할 수 있게 하고, 송신신호와 왜곡신호간의 지연 및 위상차이를 소프트웨어적으로 정확히 추정하는 방법을 제공하는 것을 목적으로 한다.

따라서 본 발명에서는 선형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 대책방법을 생각하였는데, 단순히 두 방법을 붙이면, 두 왜곡이 적당히 클 경우 서로의 왜곡특성의 성격이 아주 다르기 때문에 전치왜곡기와 전치동화기 모두 보상계수를 제대로 추정할 수 없으므로, 이러한 두 가지 원인에 의한 왜곡이 동시에 존재할 시의 왜곡을 보상하는 시스템, 즉 전치보상기의 구성을 찾아냈다.

또한 이러한 전치보상을 하기 위하여 송신데이터와 송신기를 거쳐 왜곡된 신호의 왜곡신호를 비교하여 전치보상기의 보상계수를 계산해 내야 하는데, 이를 위해서 송신데이터와 왜곡신호간의 타이밍동기 및 위상동기가 이루어져야 한다.

이러한 동기는 기존에는 하드웨어로 이루어져 있어 시스템이 복잡해 질 뿐만 아니라 보상기술 특성상 매우 정확하게 치러야 하므로 본 발명에서는 소프트웨어적으로 정확히 처리할 수 있는 방법을 제공한다.

상기 목적을 달성하기 위해 본 발명은, 디지털 방송송신시스템의 발생 신호를 선형 왜곡보상을 위한 전치동화기를 통해 전치동화시켜 방송 및 무선통신 처리에 맞도록 처리하여 입력하는 송신신호 입력부(100), 상기 입력된 신호의 비선형 왜곡보상을 위한 전치왜곡부(200), 상기 전치왜곡부(200)의 출력신호를 아날로그신호로 변환하여 필터링한 후 증폭하여 그 신호를 안테나를 통해 송신하는 송신부(300), 상기 송신신호를 프로그램으로 스위칭 및 왜곡시켜 왜곡계수 및 동화 필터계수를 구하기 위한 신호로 변환하는 신호선택 처리부(400), 상기 왜곡된 신호와 상기 송신신호간의 지연 및 위상차이에 의거하여 상기 전치왜곡부(200)의 왜곡계수 및 상기 전치동화기의 동화 필터계수를 구하여 상기 전치왜곡부 및 전치동화기를 제어하는 신호왜곡보상계수 발생부(500)로 구성되어, 동시에 존재하는 선형 왜곡과 비선형 왜곡을 보상하는 것을 특징으로 한다.

또한, 송신신호와 왜곡신호간의 타이밍동기와 위상동기를 추정하기 위해 A/D 변환부(405)로부터 데이터를 직교하향변환기(650)를 거친 후 내삽기(640)를 통해 인터폴레이션(내삽)하고, 전송데이터의 VSB 변조의 1/0 채널(101)의 출력을 내삽(610)하며, 상기 내삽한 두 데이터를 이용하여 지연값 계산부(620)를 통해 지연값을 찾은 후 데시메이션(720, 820)으로 전송하고, 상기 두 내삽한 데이터를 이용하여 위상차이 계산부(630)를 통해 데이터의 위상차이를 구하여 주파수 하향변환기(740)로 전송하는 것을 특징으로 한다.

다음으로 선형 왜곡과 비선형 왜곡이 혼재된 시스템에서 송신신호와 왜곡신호를 받아서 구한 지연값을 이용하여 전치왜곡기의 왜곡계수를 구하기 위해, 스위치를 방향성결합기(307)에 연결한 상태에서 A/D 변환부(405)로부터 데이터를 받아 내삽기(610)를 통해 내삽하고 지연값 계산부(620)로부터 지연값을 받아 데시메이션(820)을 수행하고, 데시메이션 수행 후 직교하향변환기(830)를 거쳐 VSB 필터(104)의 출력 데이터의 함께 전치왜곡계수를 계산하여(840) 참조데이터(202)로 저장하는 것을 특징으로 한다.

그리고 선형 왜곡과 비선형 왜곡이 존재된 전송시스템에서 송신신호와 개환신호를 받아서 구한 지연값과 위상차이를 이용하여 전치동화기의 동화 필터계수를 구하기 위해, 스위치(401)를 방향성결합기(309)에 연결한 상태에서 A/D 변환부(405)로부터 데이터를 받아, 내삽기(710)를 통해 내삽하고, 지연값 계산부(620)로부터 지연값을 받아 대서메이션(720)을 수행한 후 매칭 필터(730)를 통과시켜 위상차이 계산부(630)로부터의 위상차이 값을 받아 주파수 하향변환기(740)로 통과시킨 후 대서메이션(750)을 수행하고, 신호발생기(101)로부터의 데이터와 함께 선형동화기(760)를 거쳐 이때 발생한 전치동화계수를 전치동화기(102)에 저장하는 것을 특징으로 한다.

발명의 구성 및 작용

이하 첨부된 도면을 참조하여 본 발명을 상세히 설명하면 다음과 같다.

도 1은 본 발명이 적용되는 전송시스템의 블록 구성도로서, 발생한 신호를 선형 왜곡을 위하여 전치동화기로 전치동화시켜 방송이나 무선통신 처리에 부합하도록 입력하는 송신신호 입력부(100)와, 입력된 신호를 비선형 왜곡을 위한 전치왜곡부(200)와, 전치왜곡부의 출력신호를 디지털에서 아날로그신호로 변환하여 필터링시킨 후 증폭하여 그 증폭된 신호를 안테나를 통해 송신하는 송신부(300)와, 상기 송신신호를 프로그램적으로 스위칭 및 개환시켜 왜곡계수 및 동화필터 계수를 구하기 위한 신호로 변환하는 신호선택 처리부(400)와, 상기 개환된 신호와 상기 송신신호간의 지연 및 위상차이에 의거하여 상기 전치왜곡부의 왜곡계수 및 상기 전치동화기의 동화 필터계수를 구하여 상기 전치왜곡부 및 전치동화기를 제어하는 신호왜곡 보상계수 발생부(500)로 구성되어 있다.

그리고, 상기 도 1에 대한 보다 구체적인 구성을 살펴보면 다음과 같다.

먼저, 송신신호 입력부(100)는, 디지털 정보를 발생하는 정보발생부(101)와, 발생한 신호의 선형 왜곡보상을 위해 전치동화시키는 전치동화기(102)와, 전치동화된 신호를 VSB 변조를 위해 인터플레이션(내삽)하는 내삽기(103)와, 내삽된 신호를 필터링을 하는 VSB 필터(104)로 구성되어 있다.

다음으로, 전치왜곡부(200)는, 상기 신호왜곡보상부(400)의 제어를 통해 구한 왜곡계수를 저장하는 참조테이블(202)과, 상기 송신신호 입력부(100)의 출력신호를 받아서 상기 참조테이블(202)의 값을 찾는데 이용되는 주소발생기(203)와, 상기 참조테이블(202)의 값을 참조하여 상기 송신신호 입력부(100)로 출력신호를 받아서 복소곱셈을 수행하는 복소곱셈기(201)로 구성된다.

또한, 상기 송신부(300)는, 상기 전치왜곡부(200)의 출력신호와 반송신호를 각각 혼합하는 혼합기(301)와, 혼합된 각 신호를 디지털신호에서 아날로그신호로 변환한 후 필터링하는 D/A 변환기 및 저역통과 필터(302)와, 상기 저역통과 필터(302)를 통과한 신호를 가산한 후 발진신호를 이용하여 그 신호의 주파수를 상향하는 가산기 및 주파수 상향기(303, 304)와, 주파수 상향된 신호를 1차 대역통과 필터링을 한 후 전력증폭하여, 2차 대역통과 필터링하여 안테나를 통해 송신하는 2개의 대역통과 필터 및 전력증폭기(305, 306, 308)로 구성되어 있다.

다음으로, 상기 신호선택 처리부(400)는, 전치왜곡계수를 구하기 위해 상기 전력증폭된 전송신호를 받아 개환시키는 제 1 방향성결합기(307)와, 전치동화 필터계수를 구하기 위해 상기 2차 대역통과 전송신호를 받아 개환시키는 제 2 방향성결합기(309)와, 상기 전치왜곡부의 왜곡계수를 구하기 위해 상기 제 1 방향성결합기(307)에 연결하고, 상기 전치동화기의 동화 필터계수를 구하기 위해 상기 제 2 방향성결합기(309)에 연결하는 프로그램 가능한 스위치(401)와, 상기 스위치(401)의 출력을 송신신호와 수신신호의 크기가 비슷한 수준에 있도록 제어하는 어드제이터(402)와, 상기 송신 시와 동일한 발진신호를 이용하여 주파수하향기(403)를 거쳐 아날로그신호에서 디지털신호로 변환하는 A/D 변환기(405)로 구성된다.

또한, 상기 신호왜곡보상계수 발생부(500)는, 디지털 신호처리(Digital Signal Processor, 이하 DSP라 칭함)(501)를 사용하여 이루어져 있다.

상기와 같은 구성에 의한 그 작용을 설명하면 다음과 같다.

먼저, 보내고자 하는 디지털신호를 소스(Source) 부호기와 채널 부호기 및 인터리버 등과 같은 정보발생부(101)에서 발생하며, 전치동화기(102)에서 전치동화를 하여 VSB 변조를 위해 내삽기(103)를 통해 인터플레이션(내삽)을 하고, 필터(104)를 통한 필터링을 거쳐 전치왜곡을 위한 복소곱셈기(201)를 통과한다.

복소곱셈기(201) 출력은 혼합기(301), 디지털에서 아날로그신호로 변환하는 디지털/아날로그(D/A) 변환기 및 저역통과 필터(Low Pass Filter, 이하 LPF라 칭함)(302)를 통과하여 다시 주파수 상향기(303)를 거쳐게 된다.

이 신호는 비선형 왜곡 특성을 갖는 전력증폭기(306)를 거쳐 대역통과 전송필터(308)를 거쳐 안테나(310)를 통하여 방송된다.

전치왜곡기(201, 202, 203)의 왜곡계수를 구하기 위하여 상기 전력증폭기(306) 바로 뒤에 방향성결합기(307)를 통하여 전송신호를 개환시키고, 전치동화기(102)의 동화 필터계수를 구하기 위해서는 대역통과 전송필터(308) 바로 뒤에 방향성결합기(309)를 통하여 전송신호를 개환시킨다.

프로그램으로 제어가능한 스위치(401)는 전치왜곡기(201, 202, 203)의 왜곡계수를 구하기 위하여 상기 전력증폭기(306) 바로 뒤의 방향성결합기(307)쪽을 연결하고, 전치동화기(102)의 동화 필터계수를 구하기 위해서는 상기 대역통과 전송필터(308) 바로 뒤에 방향성결합기(309)쪽을 연결한다.

상기 스위치(401)의 출력은 디지털 신호처리(501)에서 전송신호와 수신신호의 크기가 비슷한 수준에 있도록 어드제이터(402)를 거쳐, 송신 시와 같은 오실레이터(311)를 이용하여 주파수하향기(403)를 거쳐 아날로그신호에서 디지털신호로 변환하는 A/D 변환기(405)를 통과하여 디지털 신호처리(501)에 입력된다.

디지털 신호처리(501)는 전치동화기(102)의 동화 필터계수와 전치왜곡기(201, 202, 203)의 왜곡계수를

구한다.

상기와 같은 보상계수를 구하기 위해서는 송신신호(101, 104)와 수신신호(405) 간의 타이밍동기와 위상동기가 이루어져야 한다.

송신신호(101, 104)와 수신신호(405)간의 타이밍동기와 위상동기를 맞추기 위하여 다음과 같은 계산 절차를 따른다.

A/D 변환부(405)로부터의 데이터와 VSB 필터(104)로부터의 출력 데이터를 이용하여 타이밍동기를 구하는데, 상기 A/D 변환부(405)로부터의 데이터를 직교하향변환기(650)를 거친 후 내삽기(640)를 통해 인터폴레이션(내삽)한 데이터와 전송데이터의 VSB 변조의 1/0 채널의 출력(104)을 내삽한 데이터를 이용하여 지연값(620)를 통해 지연값을 찾는데 다음과 같은 방식을 이용한다.

상기 VSB 변조의 1/0 채널의 출력(104)을 인터폴레이션(내삽)한 데이터를 각각 f_1 , f_2 라고 하고, A/D 변환 데이터(405)를 직교하향변환기(650)를 거친 후 인터폴레이션 한 1/0 데이터를 각각 b_1 , b_2 라고 하면, 다음 수식식 1과 같이 송수신 신호열간의 평균신호크기 차이 $\theta(m)$ 이 최소가 되는 시간 지연 m 을 전파지연 값으로 추정한다.

$$f(k) = \sqrt{f_1(k)^2 + f_2(k)^2}$$

$$b(k) = \sqrt{b_1(k)^2 + b_2(k)^2}$$

$$e(m) = \sum_{k=1}^N (f(k) - b(k+m))$$

여기서, k 는 이산 시간 지연 인덱스이고 m 은 송신신호와 개환신호간의 지연시간 인덱스이다.

송신신호와 개환신호간의 상관함수를 이용하는 방법은 일반적인 디지털 통신시스템에서는 사용하는 데는 문제가 없으나, 샘플 간 많은 인터폴레이션을 하여 정교한 전파지연을 찾고자 하는 지금과 같은 경우에는 상관함수의 최대치를 안정되게 찾을 수 없고 여러 샘플값만큼 흔들리는 결과를 갖기 때문에 문제가 있다.

그러나 상기 발명 방법을 사용하면 상관함수를 이용하는 경우와 비교하면 아주 안정되게 전파지연 값을 찾을 수 있다.

말단 전파지연 값이 추정되면, 위상차이를 구하여야 하는데 선형 왜곡이 있는 채널에서는 많은 송신신호와 개환신호간의 단순한 위상비교 평균값에 의하여서는 위상차이를 구할 수 없다.

또한 상기 도 1과 같은 방송송신시스템에서는 전치등화기가 1차원 등화기인 관계로 송신신호와 개환신호간의 위상차이가 있으면 등화계수를 구할 수 없기 때문에 다음과 같은 방식을 고안하였다.

즉, A/D 변환부(405)로부터의 데이터를 직교하향변환기(650)를 거친 후 내삽기(640)를 통해 인터폴레이션(내삽)한 데이터와 전송데이터의 VSB 변조의 1/0 채널의 출력(104)을 인터폴레이션 한 데이터를 이용하여 복소등화기의 복소필터계수를 구하여 이것의 첫 항의 위상을 구하면, 이것이 송신신호와 개환신호간의 위상차이가 된다.

상기와 같이 하여 얻은 전파지연값과 위상차이를 이용하여 다음 도 3과 같이 전치왜곡기의 왜곡계수 및 전치등화기의 필터계수를 구한다.

도 3a 내지 도 3b는 본 발명에 따른 전치등화기의 필터계수 및 전치왜곡기의 왜곡계수 계산 흐름도로써, 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 경우 전치왜곡기(201, 202, 203)의 왜곡계수를 먼저 구하여야 하는데 스위치(401)를 방향성결합기(307)에 연결한 상태에서 A/D 변환부(405)로부터의 데이터와 VSB 필터(104)의 출력 데이터를 이용하여 왜곡계수를 구하는데, 그 흐름을 보면 다음과 같다.

상기 A/D 변환부(405)로부터 데이터를 받아 내삽기(810)를 통해 인터폴레이션(내삽)하고 지연값 계산부(620)로부터 지연값을 받아 데시메이션(820)을 수행한 후 직교하향변환기(830)를 거쳐 상기 VSB 필터(104)의 출력 데이터와 함께 왜곡계수를 계산하여 참조데이터(202)로 저장하는데, 이 참조데이터(202)의 값을 찾아 전치왜곡하여 비선형 왜곡을 보상한다.

그런 다음 스위치(401)를 연결한 상태에서 A/D 변환부(405)로부터 데이터를 받아 내삽기(710)를 통해 인터폴레이션(내삽)한 후 지연값 계산부(620)로부터 지연값을 받아 데시메이션(720)을 한 후 매추필터(730)를 통과하여 위상차이 계산부(630)로부터의 위상차이 값을 받아 주파수 하향변환기(740)를 통과한 후 데시메이션을 수행하고 신호발생기(101)로부터의 데이터를 기준으로 하여 선형등화기(760)에서 선형등화를 하면 이때의 선형등화기의 계수가 바로 전치등화기(102)의 전치등화계수가 된다.

발명의 효과

상술한 바와 같이 본 발명은, 선형 왜곡 아니면 비선형 왜곡 어느 하나만이 시스템에 심각하게 존재할 때만이 아닌 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 왜곡을 효과적으로 보상할 수 있다.

또한, 정확한 타이밍동기 및 위상동기는 전치보상기의 계수를 구함에 있어 중요한 일로서 하드웨어로 이루기에 큰 대가를 치러야 했던 것을 소프트웨어적으로 정확한 전파지연 및 위상차이를 추정할 수 있는 방법을 제공함으로써, 시스템의 복잡도 및 경제성을 크게 제고할 수 있다.

(57) 청구의 범위

청구항 1

디지털 방송송신시스템의 발생신호를 선형왜곡을 위한 전치등화기를 통해 전치등화시켜 방송 및 무선통신처리에 맞도록 처리하여 입력하는 송신신호 입력부와;

상기 입력된 신호의 비선형 왜곡을 위한 전치왜곡부와;

상기 전치왜곡부의 출력신호를 아날로그신호로 변환하여 필터링시킨 후 증폭하여 그 신호를 안테나를 통해 송신하는 송신부와;

상기 송신신호를 프로그램으로 스위칭 및 제한시켜 왜곡계수 및 동화 필터계수를 구하기 위한 신호로 변환하는 신호선택 처리부와;

상기 제한된 신호와 상기 송신신호간의 지연 및 위상차이에 의거하여 상기 전치왜곡부의 왜곡계수 및 상기 전치등화기의 동화 필터계수를 구하여 상기 전치왜곡부 및 전치등화기를 제어하는 신호왜곡보상부로 구성되어, 동시에 존재하는 선형 왜곡과 비선형 왜곡을 보상하는 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 전치보상기;

청구항 2

제 1 항에 있어서, 상기 송신신호 입력부는

디지털신호를 발생하는 정보발생부와;

발생된 신호의 선형 왜곡을 위한 신호로 전치등화시키는 전치등화기와;

전치등화된 신호를 VSB 변조를 위해 내삽하는 내삽기와;

내삽된 신호의 파형별로 필터링하는 VSB 필터로 이루어진 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 전치보상기;

청구항 3

제 1 항에 있어서, 상기 전치왜곡부는

상기 신호왜곡보상부의 제어를 통해 구한 왜곡계수를 저장하는 참조테이블과;

상기 송신신호 입력부의 출력신호를 받아서 상기 참조테이블의 값을 찾아 전치왜곡하여 비선형 왜곡을 보상하는 주소발생기와;

상기 송신신호 입력부로의 출력신호를 받아서 상기 참조테이블의 값을 참조로 하여 복소곱셈을 하는 복소곱셈기로 이루어진 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 전치보상기;

청구항 4

제 1 항에 있어서, 상기 송신부는

상기 전치왜곡부의 출력신호와 방송신호를 각각 혼합하는 혼합기와;

혼합된 각 신호를 디지털신호에서 아날로그신호로 변환한 후 필터링하는 D/A 변환기 및 저역통과 필터와;

상기 각 저역통과 필터를 통과한 신호를 가산한 후 발진신호를 이용하여 그 신호의 주파수를 상향하는 가산기 및 주파수 상향기와;

주파수 상향된 신호를 1차 대역통과 필터링후 전력증폭하여 2차 대역통과 필터링하여 안테나를 통해 송신하는 2개의 대역통과 필터 및 전력증폭기로 이루어진 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 전치보상기;

청구항 5

제 1 항 또는 제 4 항에 있어서, 상기 신호선택 처리부는

왜곡계수를 구하기 위해 상기 전력증폭된 전송신호를 받아 제한시키는 제 1 방향성결합기와;

동화 필터계수를 구하기 위해 상기 2차 대역통과 필터링된 전송신호를 받아 제한시키는 제 2 방향성결합기와;

상기 전치왜곡부의 왜곡계수를 구하기 위해 상기 제 1 방향성결합기에 연결하고, 상기 전치등화기의 동화 필터계수를 구하기 위해 상기 제 2 방향성결합기에 연결하는 프로그램 가능한 스위치와;

상기 스위치의 출력들 송신신호와 수신신호의 신호 크기가 비슷한 수준이 되도록 제어하는 이득제어기와;

상기 송신 시와 동일한 발진신호를 이용하여 주파수하향기를 거친 아날로그신호를 디지털신호로 변환하는 A/D 변환기로 구성된 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 존재된 전송시스템의 전치보상기;

청구항 6

제 5 항에 있어서, 상기 신호왜곡보상부는

디지털 신호처리기(DSP)를 사용한 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 전치보상기;

청구항 7

스위치를 전력증폭기 바로 뒤의 방향성결합기에 연결한 상태에서 보상계수를 구하기 위해 송신신호와 수신신호간의 타이밍동기와 위상동기 추정방법에 있어서,

A/D 변환부로부터 데이터를 직교하향변환기를 거친 후 내삽기를 통해 내삽하는 제 1 단계와;

전송데이터의 VSB 변조의 1/0 채널의 출력을 내삽하는 제 2 단계와;

상기 내삽한 두 데이터를 이용하여 자연값 계산부를 통해 자연값을 찾은 후 매쉬필터로 전송하는 제 3 단계와;

상기 두 내삽한 데이터를 이용하여 위상차이 계산부를 통해 데이터의 위상차이를 구하여 데시메이션으로 전송하는 제 4 단계로 이루어진 것을 특징으로 하는 선형 왜곡과 비선형 왜곡이 혼재된 전송시스템의 송신신호와 수신신호간의 지연과 위상차이 추정방법;

청구항 8

선형 왜곡과 비선형 왜곡이 혼재된 전송시스템에서 송신신호와 수신신호를 받아서 구한 자연값과 위상차이를 이용하여 전치왜곡기의 왜곡계수를 구하는 방법에 있어서,

A/D 변환부로부터 데이터를 받아 내삽기를 통해 내삽하고 자연값 계산부로부터 자연값을 받아 데시메이션을 수행하는 제 1 단계와;

데시메이션 수행 후 직교하향변환기를 거쳐 VSB 필터의 출력 데이터와 함께 전치왜곡계수를 계산하여 참조데이터로 저장하는 제 2 단계로 이루어진 것을 특징으로 하는 전치왜곡기의 왜곡계수 계산방법;

청구항 9

선형 왜곡과 비선형 왜곡이 혼재된 전송시스템에서 송신신호와 수신신호를 받아서 구한 자연값과 위상차이를 이용하여 구한 참조데이터의 값을 이용하여 전치등화기의 등화 필터계수를 구하는 방법에 있어서,

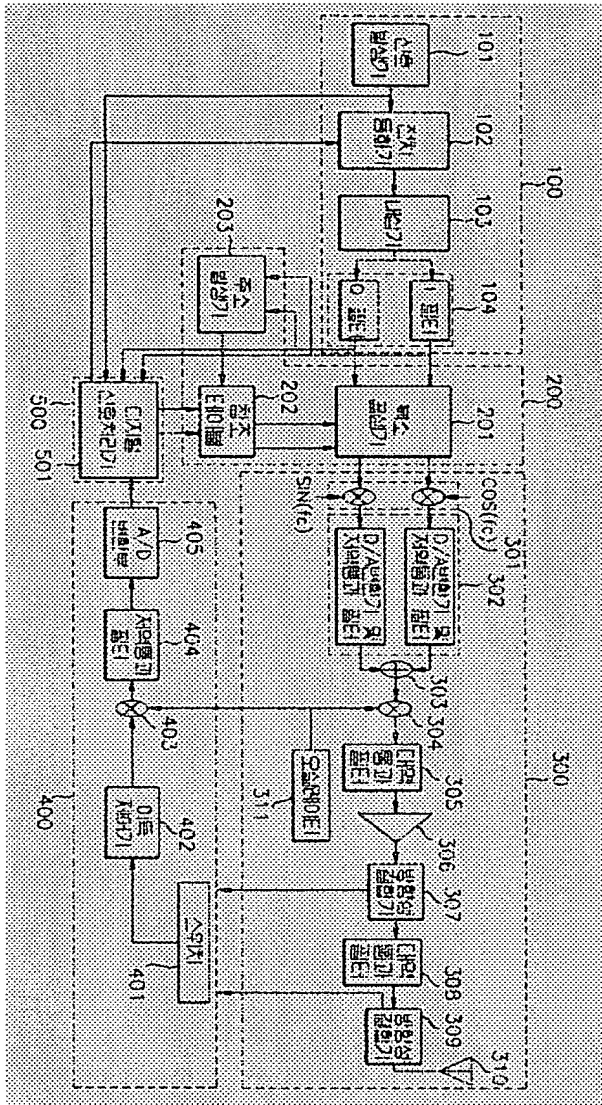
스위치를 연결한 상태에서 A/D 변환부로부터 데이터를 받아 내삽기를 통해 내삽하는 제 1 단계와;

A/D 변환부로부터의 데이터를 내삽한 후 자연값 계산부로부터 자연값을 받아 데시메이션을 수행한 후 매쉬필터를 통과시켜 위상차이 계산부로부터의 위상차이 값을 받아 하향변환기로 통과시키는 제 2 단계와;

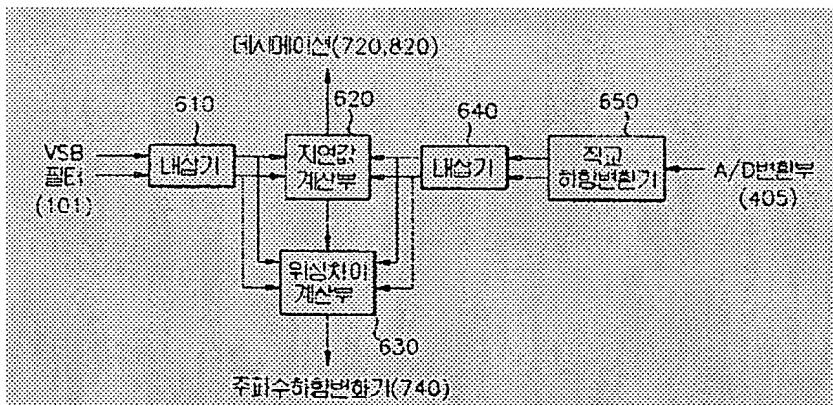
위상차이 계산부로부터의 위상차이 값을 하향변환기로 통과시킨 후 데시메이션을 수행하고 신호발생기로부터의 데이터와 함께 선형등화기를 거친 후 상기 참조데이터로 저장하는 제 3 단계로 이루어진 것을 특징으로 하는 전치등화기의 등화 필터계수 계산방법;

도면

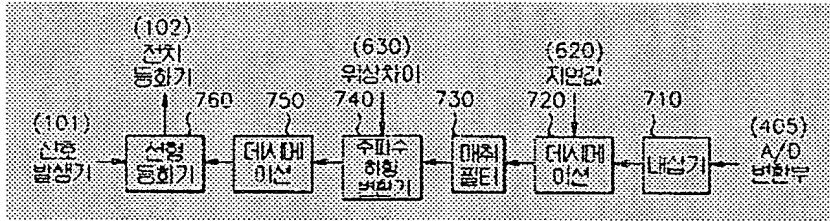
도면1



도면2



도면 32



도면 33

